



# Planificaciones

6670 - Estructura del Computador

Docente responsable: MAZZEO JORGE RAUL

## OBJETIVOS

La materia tiene por objetivo general presentar al estudiante de informática la electrónica interna de un microprocesador, la inserción de este en la estructura de una computadora y la forma en que se accede a ella mediante lenguaje assembler. Los fundamentos conceptuales y metodológicos de la electrónica digital son presentados para analizar el hardware de una computadora, incluyendo la lógica interna del microprocesador. Programación en lenguaje assembler y análisis de los procesos de compilación y ensamblado; sobre esta base se discuten criterios en el alto nivel que facilitan lograr mayor velocidad en tiempo de ejecución.

## CONTENIDOS MÍNIMOS

-

### PROGRAMA SINTÉTICO

- . Sistemas numéricos y aritmética binaria
- . Algebra de Boole
- . Diseño de circuitos combinacionales
- . FlipFlops, registros y contadores
- . Arquitectura del set de instrucciones
- . Ensambladores y compiladores.
- . Arquitectura interna del procesador: Trayecto de datos y unidad de control
- . Memoria. Tendencias en arquitectura de computadoras.

### PROGRAMA ANALÍTICO

- 1.- Sistemas numéricos. Sistemas posicionales y no posicionales. Sistemas básicos utilizados en los sistemas digitales: sistema binario, sistema hexadecimal. Conversión entre sistemas de numeración. Representación de números enteros y fraccionarios. Precisión de la conversión. Representación de números con signo. Operaciones aritméticas. Sumas y restas con números enteros, indicadores de resultado. Coma flotante, norma IEEE
- 2.- Álgebra de Boole. Postulados de Huntington. Leyes y teoremas. Funciones lógicas. Tablas de verdad. Funciones lógicas de dos variables. Compuertas lógicas como elemento de representación de las funciones básicas. Funciones de n variables. Representación de funciones mediante tablas de verdad y mediante expresiones algebraicas. Relación entre ambos tipos de representación. Representación en dos niveles: suma de productos y producto de sumas. Formas canónicas, minitérminos y maxitérminos. Redundancias.
- 3.- Simplificación de funciones y diseño de circuitos combinacionales. Implementación de funciones lógicas mediante la utilización de compuertas. Concepto de Funciones lógicas equivalentes. Simplificación. Métodos de simplificación: inspección de su expresión algebraica, método de Karnaugh y método de Quine–McCluskey. Implementación de funciones lógicas con un único tipo de compuerta. Diseño de un circuito combinacional a partir de la descripción informal de un problema práctico. Salidas múltiples.
- 4.- Circuito secuencial básico: el Flip-Flop. Definición y características principales. Circuitos elementales. Distintos tipos. Flip-flops asincrónicos y sincrónicos. Diagramas temporales. Diagrama de estados. Configuración maestro esclavo. Activación por flanco y por nivel. Entradas sincrónicas y entradas asincrónicas.
- 5.- Lógica secuencial. Registros de almacenamiento y Registros de desplazamiento. Aplicaciones. Contadores. Principios de funcionamiento. Clasificación. Distintos tipos. Diagramas de tiempo. Diagrama de estados. Diseño de contadores sincrónicos y asincrónicos.
- 6.- Arquitectura del set de instrucciones (ISA). Bus de sistema, memoria, CPU y E/S. Modos de direccionamiento. Procesador ARC: registros, mapa de memoria, set de instrucciones. Formato de las instrucciones ARC.
- 7.- El proceso de compilación. El proceso de ensamblado. Linking y carga en memoria de un código ejecutable. Macros. El simulador ARC.
- 8.- Microarquitectura. Unidad de control. Camino de datos. Control microprogramado y control cableado. Nanoprogramación.
- 9.- Memoria. Jerarquías. Memoria ROM. Memoria RAM. Estructura de un módulo de memoria. Memoria cache.
10. Replanteando el modelo "bus de sistema". Puentes. Nuevas tendencias en computadora

### BIBLIOGRAFÍA

- Principios de Arquitecturas de Computadoras - Murdocca M.J., Heuring V. P. – Ed. Prentice Hall
- Introducción a las Técnicas Digitales con CI – Ginzburg Mario - Ed Biblioteca Técnica Superior - 8º Ed.
- La PC por dentro – Ginzburg Mario - Ed. Biblioteca Técnica Superior - 3º Edición
- Arquitectura de Computadores - Morris Mano M. - Prentice Hall

### RÉGIMEN DE CURSADA

### Metodología de enseñanza

- Una clase teórica semanal cuyo objetivo es discutir los conceptos más importantes y su aplicación práctica.
- Una clase de trabajos prácticos semanal basada en la resolución de problemas y utilización de un software de simulación del procesador.

### Modalidad de Evaluación Parcial

Se toman dos evaluaciones parciales, la primera asociada a los temas de la primera parte de la asignatura, según fueron definidos en otro apartado, y la segunda incluyendo los temas siguientes. Ambas tienen dos instancias de recuperación.

La aprobación de ambas evaluaciones parciales es requisito para aprobar la cursada y así poder presentarse a rendir la evaluación integradora.

## CALENDARIO DE CLASES

Semana	Temas de teoría	Resolución de problemas	Laboratorio	Otro tipo	Fecha entrega Informe TP	Bibliografía básica
<1> 09/03 al 14/03	Sistemas Numericos	Sistemas Numericos				
<2> 16/03 al 21/03	Aritmetica Binaria. Punto Flotante	Aritmetica Binaria. Punto Flotante				
<3> 23/03 al 28/03	Algebra de Boole	Algebra de Boole				
<4> 30/03 al 04/04	Simplif y diseño combinacional	Simplif y diseño combinacional				
<5> 06/04 al 11/04	Flip-Flops	Flip-Flops				
<6> 13/04 al 18/04	Registros y contadores	Registros y contadores				
<7> 20/04 al 25/04	Evaluación Parcial	Introducción al concepto de microprocesador				
<8> 27/04 al 02/05	Arquitectura del set de instrucciones	Arquitectura del set de instrucciones				
<9> 04/05 al 09/05	Arquitectura del set de instrucciones	1er. recuperatorio				
<10> 11/05 al 16/05	Arquitectura del set de instrucciones	Arquitectura del set de instrucciones	Simulador ARC			
<11> 18/05 al 23/05	Compiladores y ensambladores	Arquitectura del set de instrucciones.	Simulador ARC			
<12> 25/05 al 30/05	Microarquitectura	Compiladores y ensambladores	Simulador ARC			
<13> 01/06 al 06/06	Microarquitectura	Microarquitectura	Simulador ARC			
<14> 08/06 al 13/06	Microarquitectura	Microarquitectura				
<15> 15/06 al 20/06	Memoria	Microarquitectura	2do parcial			
<16> 22/06 al 27/06	Nuevas tendencias en arquitectura de computadoras	Memoria				

## CALENDARIO DE EVALUACIONES

### Evaluación Parcial

Oportunidad	Semana	Fecha	Hora	Aula
1º	7	21/04	16:00	
2º	9	04/05		
3º	16	22/06		
4º				
Observaciones sobre el Temario de la Evaluación Parcial				
Primer parcial: Sistemas numericos y aritmética binara. Punto flotantes. Formalización de un problema mediante el Algebra de Boole. Métodos de Simplificación. Flip-Flops. Registros. Contadores:Análisis y Diseño Segundo parcial: Programación en assembler, microarquitectura, ensambladores				
Otras observaciones				
La primera evaluación parcial admite dos fechas de recuperación: a las dos semanas de la primer instancia y en la primer semana siguiente a la finalización del curso.				