



Planificaciones

6620 - Organiz. de Computadoras

Docente responsable: HAMKALO JOSE LUIS

OBJETIVOS

La asignatura está orientada a desarrollar una formación que permite comprender y manejar los conceptos fundamentales correspondientes a una arquitectura clásica del tipo Von Neumann. Se desarrollan conceptos generales aplicables a las diversas arquitecturas actuales, desarrollándose en profundidad un ejemplo de caso real integrador. El objetivo principal consiste en que los alumnos logren adquirir la destreza necesaria para: reconocer las distintas unidades constitutivas de un sistema de cómputo. Conocer los distintos tipos de arquitecturas de microprocesadores. Dominar una arquitectura de microprocesador de propósito general. Comprender los mecanismos intervinientes en los ciclos de búsqueda y ejecución de instrucciones. Conocer los medios de evaluación del desempeño. Analizar, diseñar, simular e implementar sistemas de cómputo con microprocesadores. Confeccionar programas en lenguaje ensamblador. Diseñar sistemas considerando el impacto en el desempeño de la jerarquía de memoria, la memoria virtual, el procesamiento en línea de montaje y el paralelismo disponible de procesadores y unidades funcionales. Comprender el funcionamiento de los dispositivos de entrada salida y sus controladoras. Esta asignatura brinda las bases necesarias para que el alumno pueda encarar el estudio de Arquitecturas avanzadas y Sistemas Operativos.

CONTENIDOS MÍNIMOS

PROGRAMA SINTÉTICO

Arquitectura de Von Neumann. Unidades funcionales. Arquitecturas de conjunto de instrucciones. Jerarquías de memoria. Memoria virtual. Memoria principal. Unidad Central de Proceso. Unidad de Control. Pipeline. Entrada salida, DMA e interrupciones. Tópicos avanzados.

PROGRAMA ANALÍTICO

1- Estructura Básica de una Computadora. Desempeño. Antecedentes históricos. La máquinas Diferencial y Analítica. El modelo de von Neumann. Unidades funcionales. Evolución tecnológica y en la arquitectura de computadoras. Microprocesadores, evolución del desempeño. Microprocesadores de propósito general, computadoras de escritorio y servidores. Microcontroladores. Procesadores embarcados. Procesadores de señales digitales. Tendencias tecnológicas. Ejemplos de sistemas de cómputo actuales. Medición y reporte del desempeño. Benchmarks. Principios cuantitativos de diseño de computadoras. Ley de Amdhal. Ecuación del desempeño de CPU. Medición de desempeño.

2- Arquitectura de Programación. Microarquitectura.

Arquitectura de programación. Modelos de pila, acumulador y registros de propósito general. Arquitecturas carga/almacenamiento. Estudio de caso de una arquitectura carga-almacenamiento. El conjunto de instrucciones. Modos de direccionamiento. Formato de instrucciones. Proceso de compilación, ensamblado, enlace y carga. El lenguaje ensamblador. Simuladores.

3- El Sistema de Memoria.

Diferentes tipos de memoria. La memoria principal. Latencia y ancho de banda. Conexión procesador memoria. El bus del sistema. Principio de localidad. Memorias cache. Políticas de ubicación. Políticas de reemplazo. Políticas de escritura. Tasas de acierto. Tiempo promedio de acceso a memoria. Consideraciones de desempeño. Ecuación de tiempo de CPU. Optimizaciones del software. La jerarquía de memoria. Cache de trazas. Metodologías de simulación. Memoria virtual. Antecedentes históricos. Memoria virtual paginada y segmentada. Fragmentación. Cache de traducción de páginas. Estudio de caso de un sistema de memoria de alto desempeño. Optimizaciones de software de la jerarquía de memoria.

4- Camino de Datos y Unidad deControl.

Trayecto de datos y sección de control. Elementos circuitales del camino de datos. ALU y archivo de registros. El ciclo de instrucción. Camino de datos monociclo y multiciclo cableado. Unidad de control por hardware y microprogramada. Secuenciamiento de instrucciones en un procesador carga/almacenamiento. Simuladores.

5- Pipeline.

Introducción. La idea de línea de montaje. Conceptos Básicos. Aceleración. Pipeline de instrucciones. Camino de datos pipeline. Registros pipeline. Consideraciones de control. Ciclos de parada. Riesgos estructurales. Riesgos de datos, clasificación. Forwarding y bypassing. Riesgos de control. Predictores de saltos. Estudio de caso: pipeline en un procesador carga/almacenamiento. Pipeline con múltiples unidades funcionales de ejecución. Hyperpipeline. Consideraciones de desempeño.

6-Arquitecturas Paralelas.

Introducción a los procesadores superescalares. Algoritmo de Tomasulo. Arquitecturas paralelas. Taxonomía de

Flynn. Multiprocesadores de propósito general. Redes de interconexión. Topologías. Organizaciones de memoria en multiprocesadores: modelos de memoria compartida y memoria distribuida. Multicomputadoras. Consideraciones de desempeño. Procesadores multihilo. Procesadores VLIW. Procesadores de múltiples núcleos. Estado del arte. Coherencia en memorias cache para sistemas multiprocesadores.

7- Entrada-Salida.

Introducción. Arquitecturas de uno y dos buses. Entrada-Salida programada. Interrupciones. Acceso directo a memoria. Interfaces de entrada-salida estandar. Interfaces de comunicaciones. Estructuras de buses. Protocolos. Bus síncrono y asíncrono. Arbitraje. Puentes. Bus PCI, bus SCSI, bus serie USB. Estudio de caso de los componentes en el sistema de entrada salida de una computadora de alto desempeño.

BIBLIOGRAFÍA

1- "Computer Architecture a Quantitative Approach", 3rd Edition, David Patterson, John Hennessy, Elsevier. ISBN: 1-55860-596-7. May 2002.

2- "Computer Organization and Design, the Hardware/Software Interface", 3rd Edition. David Patterson, John Hennessy. Elsevier. ISBN: 1-55860-604-1. Aug. 2004.

3- "Computer Organization and Architecture", 5th Edition. Williams Stallings. Prentice-Hall. 2000.

4- "Computer Organization", 5th edition, McGraw-Hill, 2002. C. Hamacher, Z. Vranesic, S. Zaky. McGraw-Hill, 2002

5- "Principios de Arquitecturas de Computadoras", M. J. Murdocca , V. P. Heuring. Pearson Educación Latinoamérica. ISBN: 9879460693. 2002.

RÉGIMEN DE CURSADA

Metodología de enseñanza

Es fundamental la activa participación del estudiante en el proceso de aprendizaje. En tal sentido es imprescindible establecer una realimentación efectiva entre el profesor y sus alumnos. En las clases teóricas se exponen las bases teóricas abarcando desde los aspectos conceptuales hasta detallados estudios de casos. En las clases prácticas se proponen ejercicios, aplicaciones, trabajos prácticos y trabajos especiales a ser resueltos por los estudiantes y se realizan las discusiones y explicaciones correspondientes. En las exposiciones sobre resultados teóricos se hace especial énfasis en su utilidad para interpretar los resultados experimentales. Se busca estimular a los estudiantes para concebir nuevos experimentos y dispositivos, lo mismo que se estimula la búsqueda de explicaciones teóricas a nuevos resultados empíricos. La enseñanza se organiza de modo tal que se promueva el interés de los alumnos en aquellos tópicos que más puedan interesarles con el objeto de dirigirlos en la realización de estudios de profundización consultando bibliografía especializada de actualidad y realizando opcionalmente un trabajo de iniciación en la investigación. De este modo se logra impartir una enseñanza orientada por un espíritu de investigación técnico-científica, que promueve en los estudiantes la creatividad, la capacidad de auto-aprendizaje, y un criterio científico-tecnológico moderno.

Modalidad de Evaluación Parcial

La modalidad de evaluación del aprendizaje se logra mediante una evaluación parcial escrita, la cual cuenta con dos fechas de recuperación. Existe, una segunda evaluación integradora, que podrá ser rendida como máximo en 3 oportunidades. La calificación definitiva será el promedio de las evaluaciones y la nota de concepto obtenida en las realizaciones prácticas y concepto del alumno durante el cuatrimestre.

CALENDARIO DE CLASES

Semana	Temas de teoría	Resolución de problemas	Laboratorio	Otro tipo	Fecha entrega Informe TP	Bibliografía básica
<1> 09/03 al 14/03	Presentación de la materia. Evolución tecnológica y en la arquitectura de computadoras. Microprocesadores, evolución del desempeño. Microprocesadores de propósito general, computadoras de escritorio y servidores. Procesadores embarcados. Procesadores de señales digitales. Tendencias tecnológicas. Ejemplos de sistemas de cómputo actuales. Medición y reporte del desempeño. Benchmarks. Promedios. Principios cuantitativos de diseño de computadoras. Ley de Amdhal. Antecedentes históricos					
<2> 16/03 al 21/03	Ecuación del desempeño de CPU. MIPS y MFLOPS. Arquitectura de programación. Modelos de pila, acumulador y registros de propósito general. Arquitecturas carga/almacenamiento. Tipos de datos. Datos en memoria, alineación y orden de los bytes. Modos de direccionamiento. Tipos de instrucciones. Observaciones empíricas.					
<3> 23/03 al 28/03	Estudio de caso de una arquitectura carga-almacenamiento (MIPS). El conjunto de instrucciones. Modos de direccionamiento. Formato de instrucciones.					
<4> 30/03 al 04/04	Proceso de compilación, ensamblado, enlace y carga. El lenguaje ensamblador. MIPS. Convenciones. El simulador PCSPIM					
<5> 06/04 al 11/04	Principio de localidad para las referencias a memoria. Memorias cache. Políticas de ubicación. Políticas de reemplazo. Políticas de escritura. Tasas de acierto. Latencia y ancho de banda de la memoria principal. Tiempo promedio de acceso a memoria. Consideraciones de desempeño. Ecuación de tiempo de CPU. La jerarquía de memoria					
<6> 13/04 al 18/04	Metodologías de simulación de jerarquías de memoria. Modelos de acceso a memoria. Clasificación de desaciertos en memoria cache. Cache de trazas. Memoria virtual. Antecedentes históricos. Memoria virtual paginada y segmentada. Fragmentación. Cache de traducción de páginas.					
<7> 20/04 al 25/04	Diferentes tipos de memoria. La memoria principal. Conexión procesador memoria. El bus del sistema. Estudio de caso de un sistema de memoria de alto desempeño.					
<8> 27/04 al 02/05	Optimizaciones del software.					
<9> 04/05 al 09/05	El ciclo de instrucción. Trayecto de datos y sección de control. Componentes de hardware, el register file y la ALU. Implementación monociclo.					
<10> 11/05 al 16/05	Implementación multiciclo. Secuenciamiento de instrucciones en un procesador carga/almacenamiento. Unidad de control por hardware y microprogramada. Simuladores					

Semana	Temas de teoría	Resolución de problemas	Laboratorio	Otro tipo	Fecha entrega Informe TP	Bibliografía básica
<11> 18/05 al 23/05	La idea de línea de montaje. Conceptos Básicos. Aceleración. Pipeline de instrucciones. Camino de datos pipeline. Registros pipeline. Consideraciones de control. Ciclos de parada.					
<12> 25/05 al 30/05	Hazards estructurales. Hazards de datos, clasificación. Forwarding y bypassing. Estudio de caso: pipeline en un procesador carga/almacenamiento Hazards de control. Consideraciones de desempeño. Ecuación del tiempo de CPU. Optimizaciones de software.					
<13> 01/06 al 06/06	Predictores de saltos. Pipeline con múltiples unidades de ejecución. Hiperpipeline.					
<14> 08/06 al 13/06	Procesadores superescalares. Procesadores multihilo. Procesadores paralelos.					
<15> 15/06 al 20/06	Entrada-Salida. Introducción. Arquitecturas de uno y dos buses. Entrada-Salida programada. Interrupciones. Acceso directo a memoria. Interfaces de entrada-salida estandar: puertos serie y paralelo. Interfaces de comunicaciones.					
<16> 22/06 al 27/06	Estructuras de buses. Protocolos. Bus sincrónico y asincrónico. Arbitraje. Puentes. Bus PCI, bus SCSI, bus serie USB. Estudio de caso de los componentes en el sistema de entrada salida de una computadora de alto desempeño. Finalización del curso.					

CALENDARIO DE EVALUACIONES

Evaluación Parcial

Oportunidad	Semana	Fecha	Hora	Aula
1º	11	19/05	19:00	
2º	13	02/06	19:00	
3º	16	23/06	19:00	
4º				